

最先端共同 HPC 基盤施設の新スーパーコンピュータシステム Miyabi

埴 敏博¹⁾, 建部 修見²⁾, 中島 研吾¹⁾, 朴 泰祐²⁾, 中務 孝²⁾, 高橋 大介²⁾,
田浦 健次郎¹⁾, 下川辺 隆史¹⁾, 額田 彰²⁾, 多田野 寛人²⁾, 藤田 典久²⁾,
三木 洋平¹⁾, 山崎 一哉¹⁾, 住元 真司¹⁾ 小林 諒平^{2)*},
宮寄 洋³⁾, 山本 和男³⁾, 小林 弘幸²⁾, 前田 光教³⁾, 佐藤 孝明³⁾, 中張 遼太郎³⁾ 山田 新^{3)†}

1) 東京大学 情報基盤センター / 最先端共同 HPC 基盤施設 (JCAHPC)

2) 筑波大学 計算科学研究センター / 最先端共同 HPC 基盤施設 (JCAHPC)

3) 東京大学 情報システム部情報基盤課 / 最先端共同 HPC 基盤施設 (JCAHPC)

hanawa@cc.u-tokyo.ac.jp

Miyabi: New Supercomputer System of JCAHPC

Toshihiro Hanawa¹⁾, Osamu Tatebe²⁾, Kengo Nakajima¹⁾, Taisuke Boku²⁾,
Takashi Nakatsukasa²⁾, Daisuke Takahashi²⁾, Kenjiro Taura¹⁾, Takashi Shimokawabe¹⁾,
Akira Nukada²⁾, Hiroto Tadano²⁾, Norihisa Fujita²⁾, Yohei Miki¹⁾,
Kazuya Yamazaki¹⁾, Shinji Sumimoto¹⁾ Ryohei Kobayashi^{2)*},
Hiroshi Miyazaki³⁾, Kazuo Yamamoto³⁾, Hiroyuki Kobayashi²⁾, Mitsunori Maeda³⁾,
Takaaki Satoh³⁾, Ryotaro Nakahari³⁾, Hajime Yamada^{3)†}

1) Information Technology Center, The Univ. of Tokyo / Joint Center for Advanced HPC (JCAHPC)

2) Center for Computational Sciences, Univ. of Tsukuba / Joint Center for Advanced HPC (JCAHPC)

3) Information Technology Group, Information Systems Dept., The Univ. of Tokyo
/ Joint Center for Advanced HPC (JCAHPC)

概要

Miyabi は、筑波大学計算科学研究センターと東京大学情報基盤センターが共同で調達・運営する最先端共同 HPC 基盤施設 (JCAHPC) によって導入される第 2 世代のスーパーコンピュータシステムであり、NVIDIA GH200 Grace Hopper Superchip を搭載した Miyabi-G 1,120 ノード、Intel Xeon CPU Max 9480 2 ソケットを搭載した Miyabi-C 190 ノードが InfiniBand NDR200 によるフルバイセクションバンド幅 Fat-tree で接続される。2025 年 1 月の運用開始後、6 年間の運用を予定している。

本報告では Miyabi 導入の経過や運用方針等について紹介する。

1 はじめに

Miyabi システム^{*1}は、筑波大学計算科学研究センター (CCS) と東京大学情報基盤センター (ITC) が共同でスパコンシステム調達・運営を行う最先端共同 HPC 基盤施設 (JCAHPC)[1] によって導入が進められている、第 2 世代のスーパーコンピュータシステム

である。NVIDIA GH200 Grace Hopper Superchip を搭載した Miyabi-G 1,120 ノード、Intel Xeon CPU Max 9480 2 ソケットを搭載した Miyabi-C 190 ノード、All Flash による 11.3 PB の Lustre ファイルシステムが InfiniBand NDR200 によるフルバイセクションバンド幅 Fat-tree で接続される。

Miyabi 全体での理論ピーク性能は 80 PFLOPS を超え、2024 年 6 月現在の Top500 では世界 15~20 位程度、国内スパコンとしては 2 位の性能に相当する。また、大学が運営するスパコンとして世界のトップクラスである。

第 1 世代の Oakforest-PACS システムはメニーコア CPU によるクラスタ型システム [2, 3, 4] であった

^{*} 現在、東京科学大学 総合研究院 スーパーコンピューティング研究センター

Presently with Supercomputing Research Center, Institute of Integrated Research, Institute of Science Tokyo

[†] 現在、名古屋大学

Presently with Nagoya University

^{*1} 本システムは 2024 年 4 月以前には OFP-II と呼ばれていた。

表 1 プリベンチマークの対応項目

A	CPU 版のコードに対しホスト CPU での性能を評価	A-1	提供コードをそのまま実行
		A-2	最適化したコード
B	CPU 版のコードを GPU 化	B-1	OpenACC, OpenMP, Standard Language 等の手法で GPU 化
		B-2	当該 GPU で最大限の性能が出せるようチューニング
C	GPU 化済みのコードを最適化	C-1	提供コード, 既存コードをそのまま実行
		C-2	当該 GPU で最大限の性能が出せるようチューニング

表 2 プリベンチマーク一式: 表 1 中の最適化は (1) A+B, (2) C を条件とした

コード	内容	言語	並列化	GPU 使用	最適化
P3D	有限体積法による 3 次元ポアソン方程式	C	OpenMP	—	(1)
GeoFEM/ICCG	有限要素法	Fortran	OpenMP, MPI	—	
H-Matrix	階層型行列計算	Fortran	OpenMP, MPI	—	
QCD	量子色力学シミュレーション	Fortran	OpenMP, MPI	CUDA	(2)
N-Body	FDPS を用いた N 体シミュレーション	C++	OpenMP, MPI	CUDA	
GROMACS	分子動力学シミュレーション	C++	OpenMP, MPI	CUDA, HIP, SYCL	
SALMON	光科学のための第一原理計算シミュレータ	Fortran	OpenMP, MPI	(OpenACC)	(1)

が、Miyabi では、より電力効率を重視し、GPU を搭載した演算加速ノードを主とする一方で、一定数の汎用 CPU ノードも持ち、これらを一体として運用するヘテロジーニアスなシステムである。

これまで ITC が進めてきた「計算・データ・学習」融合を引き続き推進し、AI 技術の導入により劇的に高速化された、効率的な計算科学シミュレーションに向けた技術開発を進めていく上で、Miyabi の備える GH200, Xeon CPU Max は、それぞれが HPC, AI 処理の両方に高い性能を発揮することができ、Miyabi は AI for Science を推進する強力なプラットフォームとなることが期待される。

本稿では、Miyabi 導入までの経過、Miyabi の概要とその運用、ユーザ移行支援について述べる。

2 Miyabi 導入までの経過

JCAHPC 第 1 世代システム Oakforest-PACS (OFP) は、メニーコア型の大規模クラスタシステムであり、3,000 人を超えるユーザが利用していた [2]。OFP が運用を終えた後は、同じくメニーコア型の MPP システムで、富岳と同型の、東京大学情報基盤センター Wisteria/BDEC-01 Odyssey ノードを JCAHPC として HPCI に資源提供してきた。

Miyabi では、Oakforest-PACS 導入の際の理念を継承し、これまでと同様に大規模アプリケーションの

ユーザを支えると共に、AI for Science といった AI を活用する計算科学手法の推進、「計算・データ・学習」の融合による Society 5.0 を支えるプラットフォームなど幅広い応用に資することを目的としている。

プロセッサ開発動向や、次期システムの性能要求や電力効率に対する観点から、これまでのメニーコア型アーキテクチャの方針から大きく転換し、演算加速装置主体へと移行するのが必然であった。一方、既存のメニーコア向けに作成されたアプリから演算加速装置へのオフローディングを考慮するようなプログラムの移行には 1 年半から 2 年程度を要すると想定すると、移行を支援するための環境を事前に用意する必要もあった。そのため、第 2 世代システムの調達に先行してアーキテクチャを選定するため、通常のスパコン調達を開始する前に、プリベンチマークを実施し、選定結果をユーザにも共有し、GPU への移行を促すことにした。

導入準備にはサプライチェーンリスク等も踏まえて 14 ヶ月を想定した。一部納期が懸念されたコンポーネントもあったが、結果的に順調に導入が進み、本稿執筆時点でソフトウェアの構築作業を実施中である。

2019 年末 OFP 運用終了後も JCAHPC としての体制を継続し、第 2 世代システムを設計・運用することを確認

2021 年秋 第 2 世代システムへの性能要件検討開始,
演算加速装置を主力の計算資源にすることを決定

2022 年 3-5 月 GPU ベンダ各社にプリベンチマーク
を依頼。表 2 に示す 7 種類の計算科学コードに
対して、表 1 の通り最適化を実施した上で、提案
ハードウェアにおいて性能測定値または性能推定
値を評価してもらった。

2022 年 6 月末 各社からの評価結果を元に NVIDIA
H100 またはその後継に決定した。選定の基準は
以下の通りである。

- ベンチマーク性能そのもの
- 既存コードからのポータビリティ (特に Fortran)

OpenACC, および Standard Parallelism
(C++17 の stdpar, Fortran 2008 の Do Concurrent)
による GPU 化は比較的容易に実現できる
一方で、良い性能も得られることが示された。た
だし、特に Standard Parallelism についてはコン
パイラの最適化能力に依存する部分が多い。

2022 年 11 月上旬 資料招請 (RFI)

2023 年 5 月上旬 意見招請 (RFC)

2023 年 8 月下旬 入札公告 (RFP)

2023 年 11 月上旬 開札, 導入ベンダは富士通株式会
社に決定。

2024 年 4 月 名称を Miyabi に決定

2025 年 1 月中旬 運用開始 (予定)

3 Miyabi の概要

Miyabi は、NVIDIA 社による CPU-GPU 専用リ
ンク NVLink-C2C で接続した GH200 Grace-Hopper
Superchip(以下 GH200) 1 チップを搭載した計算ノ
ード 1,120 ノード (Miyabi-G) と、米国 Intel 社による
Xeon CPU Max 9480 を 2 基搭載した計算ノード 190
ノード (Miyabi-C), NVMe-SSD からなる 11.3 PB の
並列ファイルシステムを InfiniBand NDR で結合した
システムである。

図 1 に、Miyabi の背面パネルの写真およびロゴを示
す。冷却は、Miyabi-G における GH200, Miyabi-C に
おける CPU は直接水冷であり、パッケージエアコン
による空冷も併用する。ただし、Miyabi-G の各ラッ
クにはリアドア水冷装置を備えており、Miyabi-G に
ついては水冷のみで排熱を実現することになる。実際
には、図 1 は Miyabi-G の Motivair 社製リアドアパ
ネルであり、内部にはラジエーターと大口径ファンを内

蔵している。また、Miyabi システムの計算ノードに
おいては、サーバ CPU で一般的な DIMM モジュー
ルは一切搭載していない。

Miyabi-G と Miyabi-C とでアーキテクチャが異なる
ため、それぞれに対して、計算ノードと同じ CPU
アーキテクチャを持つログインノードを用意した。
従って、Miyabi-G の場合にもクロスコンパイラを用
いる必要がなく、Miyabi-G ログインノードでネイティ
ブにコンパイルすることができる。

3.1 Miyabi-G と GH200

GH200 は、NVIDIA によって初めてサーバ向けに
開発された CPU である Grace と、H100 GPU とし
て知られる Hopper を、高速インタコネクト NVLink-
C2C で密結合したものである [9]。GH200 の写真を
図 2, 構成を図 4 に示す。

GH200 のうち、Grace CPU は Arm v9-A 命令セッ
トアーキテクチャのコアを 72 コア搭載し、各コアは
128bit SIMD ユニットを 4 基ずつ備えている。メモリ
は LPDDR5X を Superchip ボードに表面実装して
おり、512 GB/s のメモリバンド幅を持つ。

H100 (H200 と同) GPU は、SXM5 版として用い
られているものとチップ自体の性能は変わらないよう
であり、SM 数は 132, 理論ピーク性能は 66.9 TFlops
である。メモリは HBM3 96 GB が搭載され、メモリ
バンド幅は 4.02 TB/s である。

Miyabi-G においては、GPU を初めて使うユーザが
多いと想定される一方、H100 の GPU 性能は非常に
高いが性能を活かしきれない可能性があり、ユーザに
とっても効率的に使えない割にトークン消費が多いと
いうことになる。そこで、一部の計算ノードについ
ては、MIG (Multi Instance GPU) を用いて GPU を論
理的に分割し、計算ノード 1 台に複数ジョブを割り当
てることにした。詳細は次章で述べる。

Miyabi-G の各計算ノードは、PCIe Gen4 x4 接続
の NVMe-SSD を 1 基ずつ備え、OS 領域とユーザの
スクラッチ領域として使用される。

3.2 Miyabi-C

Miyabi-C の計算ノードは、HBM2E を搭載した In-
tel Xeon (開発コード Sapphire Rapids) を 2 基備えて
いる。メモリバンド幅は、理論ピークでは 1.6 TB/s \times 2
であるが、実際の Stream ベンチマークでは最大
1.0 TB/s \times 2 程度である。Grace より CPU 当たりの
コア数は少なく、周波数も低いが、AVX512 命令を
持つため、CPU 当たりではほぼ Grace と同等の性能で
ある。また、AMX (Advanced Matrix eXtension) 命



図1 Miyabi の概観 (背面パネル) およびロゴ

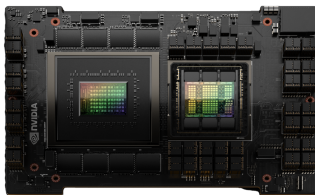


図2 GH200 の写真 [5]: 左の巨大なチップが Grace、上下に LPDDR5X が表面実装されている (裏面にもある)。右の巨大なチップが Hopper でパッケージ内部に HBM3 が 6 スタック封入されている



図3 Miyabi-G の計算ノード

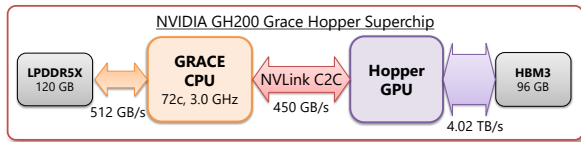


図4 GH200 のブロック図 [9]

令を備えており、BFloat16 命令を高速に実行することが可能である*2。

4 Miyabi の運用

Miyabi の運用とそれに用いるソフトウェアは表 5 に示す通りである。

OS は RedHat 系の最新版を用いる。NVIDIA の場合 Ubuntu 系の方が対応が早い場合もあるが、これまで運用してきたスパコンシステムは RedHat 系がほとんどであり、Miyabi でも RedHat Enterprise Linux または互換の Rocky Linux を用いる。Miyabi-G 計算ノードにおいては、ページサイズ 64KB を用いる予定

*2 PyTorch で FP32 の場合に比べて 10 倍と書かれている。

である。これによりメモリ管理のオーバーヘッドが削減され、また GPU 側のメモリ管理との親和性も良い。

コンパイラについては、前章で述べた通り、Miyabi-G,C それぞれにログインノードを用意し、開発環境も計算ノードと同様の環境を用いることができる。

ジョブスケジューラとしては、PBS Pro を用いる。表 6 にジョブキューの設定を示す。Miyabi-G と Miyabi-C はそれぞれ別のキューになるが、これまでの OFP 等と同様のキュー構成を取っている。*-mig のジョブキューは、前章で述べた MIG を使用するものである。Miyabi-G では、MIG を使って H100 を 4 分割することにした。このとき、メモリ容量・バンド幅は 1/4 ずつだが、SM 数は、最初の 3 つの MIG は等しく (32)、4 番目のみやや少ない (26)。管理の簡略化のため、いずれも 1 ノード占有した場合の 1/4 のトークン使用量とすることにした。また、WaitIO[10] を用いて Miyabi-G,C を連携することも可能であり、その際には両ノード群に submit したジョブを hold して待ち合わせし、両者揃ったところで自動的に release され実行開始される。

コンテナとしては、Apptainer, Singularity の他に Enroot[11] も用意することにした。Enroot の方が Docker の振る舞いに近く、Docker に馴染みのあるユーザにとっては Enroot の方が扱いやすいと考えられる。

また、Web ポータル機能として、Open OnDemand[12] を用意する。従来は SSH を使うため、公開鍵のアップロードなどが必要であったが、Open OnDemand により Web ブラウザのみで完結して操作できる。

5 ユーザ移行支援

2 節で述べたように、これまでメニーコア型クラスタを使ってきた 3,000 人を超えるユーザに対して、GPU クラスタに移行してもらうのは大変な困難が予想された。これまでも紹介したように、様々な支援を行ってきた [8]。

1. GPU 移行ポータルサイト
2. GPU 移行相談会 (月 1 回程度)
3. GPU 移行支援を目的としたハンズオン講習会 (年数回)
4. GPU ミニキャンプ (3 ヶ月に 1 回程度)
5. GPU 化支援

1-4 については、ユーザ自身による GPU 移行を支援

表3 Miyabi のノード構成 (Miyabi-G, Miyabi-C)

	Miyabi-G (演算加速ノード)	Miyabi-C (汎用 CPU ノード)
理論演算性能	78.8 PFlop/s	1.29 PFlop/s
ノード数	1120	190
総主記憶容量	242 TB	23.8 TiB
総メモリバンド幅	5.08 PB/s	608 TB/s
インターコネクト トポロジ	InfiniBand NDR 800 Gbps Full-bisection BW Fat-Tree	
製品名	Supermicro ARS-111GL-DNHR-LCC	FUJITSU Server PRIMERGY CX2550 M7
CPU	NVIDIA Grace (NVIDIA GH200 120GB)	Intel Xeon CPU MAX 9480
コア	72 Arm Neoverse V2 cores	(56 Golden Cove cores) ×2
動作周波数	3.0 GHz (all-core SIMD)	1.90 GHz (base)
キャッシュ容量	L1d: 64 KB, L2: 1 MB, L3: 114 MB (shared)	L1d: 48 KB, L2: 2 MB, L3: 225 MB (shared)
理論演算性能	3.46 TFlop/s	6.81 TFlop/s
メモリ容量	LPDDR5X 120 GB	HBM2E 128 GiB
メモリバンド幅	512 GB/s	3.2 TB/s
GPU	NVIDIA Hopper (NVIDIA GH200 120GB)	—
SM 数	132 SMs	—
理論演算性能	66.9 TFlop/s	—
メモリ容量	HBM3 96 GB	—
メモリバンド幅	4.02 TB/s	—
CPU-GPU 間接続	NVLink-C2C 450 GB/s	—
NVMe SSD	1.92 TB/s, PCIe Gen4 x4	—
インターコネクト	InfiniBand NDR200 (200 Gbps)	InfiniBand NDR200 (200 Gbps)

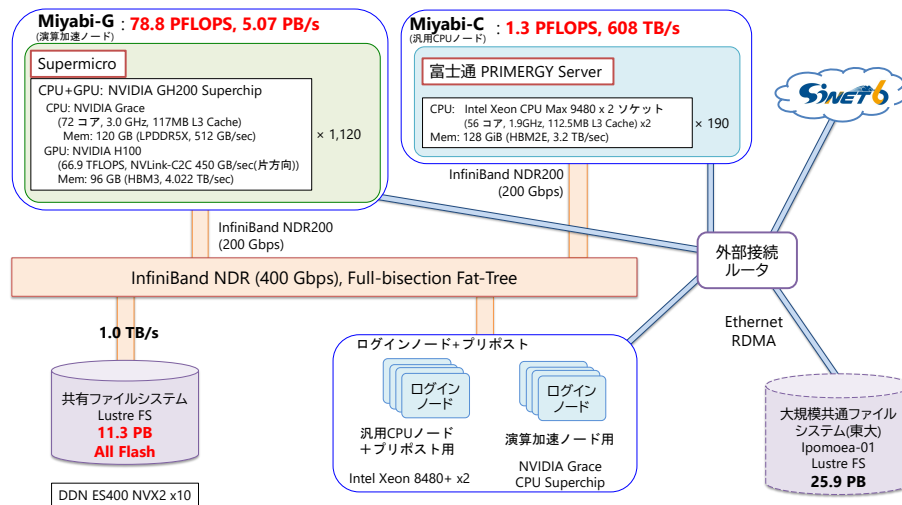
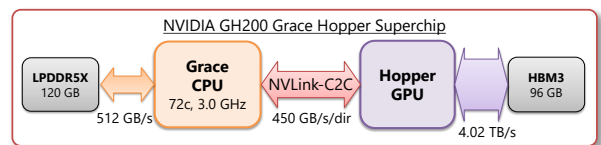


図5 Miyabi 全体構成

表4 Miyabi の全体構成 (共通部分)

総理論演算性能	80.1 PFlop/s
総メモリバンド幅	5.69 PB/s
ファイルシステム	Lustre Filesystem
MDS	DDN ES400NVX2
inode 数	約 235 億
OSS	DDN ES400 NVX2 ×10
容量	11.3 PB
ファイル転送速度	1.0 TB/s

図6 NVIDIA GH200 Grace-Hopper Superchip
の構成 [9]

するものである。

一方、多くのユーザを有するコミュニティコードに

表5 主なソフトウェア (予定)

	Miyabi-G	ログインノード (G)	Miyabi-C	ログインノード (C)
OS	Rocky Linux 9 (64K page)	RedHat Enterprise Linux 9	Rocky Linux 9	RedHat Enterprise Linux 9
コンパイラ	gcc, Intel compiler		gcc, NVIDIA HPC SDK	
ジョブスケジューラ	PBS Professional			
コンテナ	Apptainer, Singularity Community Edition, Enroot			

表6 ジョブキューの設定

ノード群	キュー名	ノード数	制限時間
Miyabi-G	debug-g	1-16	30 分
	short-g	1-8	8 時間
	regular-g	1-128	48 時間
		129-256	24 時間
	debug-mig	(割当て数 検討中)	30 分
	short-mig		8 時間
	regular-mig		48 時間
Miyabi-C	debug-c	1-4	30 分
	short-c	1-2	8 時間
	regular-c	1-32	48 時間
		33-64	24 時間

対しては、JCAHPC の研究者や NVIDIA の技術者による個別の調査や最適化を手助けする「GPU 化支援」を実施している。作業量によっては外部委託も含めて実施中である。表 7 は、支援対象のアプリ一覧である。これらのアプリは、これまで OFP 等のシステムでも利用率が高く、Miyabi の運用が始まると同時に、これらのコードが順調に Miyabi-G で動作することが求められる。多くのコードは Fortran を用いて記述されており、それらのほとんどが OpenACC や stdpar を用いて GPU オフロードを記述している。また、一部のコードについては、アーキテクチャ依存を回避するため、OpenMP target や、より抽象化されたマクロ [7] などを用いた記述を行っている。これらの GPU 化支援対象アプリでも、今後の開発は GPU 対応を考慮する必要があるため、多くの開発者は上記 1-4 に挙げた移行支援にも参加し、開発者自身も積極的に移行作業に取り組んでいる。

6 おわりに

最先端共同 HPC 基盤施設 (JCAHPC) では、二大学センターの協力の下、第 2 世代となる Miyabi スーパーコンピュータシステムの 2025 年 1 月の運用開始に向けて鋭意準備中である。

NVIDIA GH200 Grace Hopper Superchip を搭載した Miyabi-G と Intel Xeon CPU Max 9480 を搭載した Miyabi-C によるヘテロロジーニアスな構成であり、GH200 の CPU, GPU 双方の高い性能、優れた電力効率に加えて、NVLink-C2C による CPU-GPU 間のキャッシュコヒーレントかつ高速なリンクによって、既存アプリの移行も容易になっている。また、HBM2E 搭載 Intel Xeon CPU 搭載ノードを備えることで、GPU 移行が困難なアプリも性能向上の恩恵を受けることができる。Miyabi-G 全ノードに 1.9 TB の NVMe-SSD が搭載され、ユーザがスクラッチ領域として使用できる他、共有ファイルシステムも All Flash 構成であり、高いファイル IO 性能が期待できる。

加えて、アーキテクチャの異なる Miyabi-G, C をそれぞれが得意な処理に合わせて適切に組み合わせることにより、より高度な計算科学シミュレーションを実現していく。

運用開始時点では、富岳に次ぐ国内第 2 位の性能を持つ汎用スパコンシステムになることが期待され、2024 年 11 月の Top500 を始めとするスパコンランキングへの登録も行う予定である。導入時点では国内最大規模の汎用 GPU スパコンであり、また GH200 を搭載した汎用 GPU クラスタとしても日本初導入である。

2025 年 1 月の運用開始と同時に、両大学それぞれの利用制度に基づき、通常利用 [14, 15] や教育利用 [16] 等を開始し、2025 年度からは HPCI, JHPCN 等の公募制度に資源提供を開始する予定である。

表 7 移行支援を実施しているアプリ

分野	アプリ名 (開発元)	対象, 解法	言語
工学 (5)	FrontISTR (東大)	固体力学, 有限要素法	Fortran
	FrontFlow/blue (FFB) (東大)	流体, 有限要素法	Fortran
	FrontFlow/red (AFFr) (アドバンスト・ソフト)	流体, 有限体積法	Fortran
	FFX (東大)	流体, 格子ボルツマン法	Fortran
	CUBE (神戸大/理研)	流体, 階層型直交格子法	Fortran
生物物理 (3)	ABINIT-MP (立教大)	創薬, フラグメント分子軌道法	Fortran
	UT-Heart (UT Heart, 東大)	心臓シミュレーション, 有限要素法等	Fortran, C
	Lynx (Simula, 東大)	心臓電気生理学, 有限体積法	C
物理 (3)	MUTSU/iHallMHD3D (核融合研)	乱流 MHD, FFT	Fortran
	Nucl.TDDFT (東京科学大)	原子核物理, 時間依存 DFT	Fortran
	Athena++ (東北大他)	宇宙物理/MHD, 有限体積法/AMR	C++
気候/気象/ 海洋 (4)	SCALE (理研)	気候/気象, 有限体積法	Fortran
	NICAM (東大, 理研, 環境研)	地球気候, 有限体積法	Fortran
	MIROC-GCM (東大大気海洋研)	大気科学, FFT 他	Fortran77
	Kinaco (東大大気海洋研)	海洋科学, 有限差分法	Fortran
地震 (4)	OpenSWPC (東大地震研)	地震波伝搬, 有限差分法	Fortran
	SPECFEM3D (京都大)	地震シミュレーション, スペクトル有限要素法	Fortran
	hbi_hacapk (海洋開発機構, 東大)	地震シミュレーション, 階層型行列	Fortran
	sse_3d (防災科研)	地震シミュレーション, 境界要素法	(CUDA) Fortran

謝辞

GPU 移行のご支援をいただいている NVIDIA の皆様、Miyabi の導入に際し、富士通株式会社をはじめ、ご協力いただいているベンダ各社の皆様に深く感謝いたします。

参考文献

- [1] 最先端共同 HPC 基盤施設 (JCAHPC)
<http://jcahpc.jp>
- [2] スーパーコンピュータシステム Oakforest-PACS (メニーコア型大規模スーパーコンピュータシステム) <https://www.cc.u-tokyo.ac.jp/supercomputer/ofp/service/>
- [3] 塙 敏博、JCAHPC のスパコン Oakforest-PACS システム、原子核研究、Vol. 63, No. 1, pp. 102–113, 2018 年 10 月
- [4] 塙 敏博ほか、Oakforest-PACS の導入・運用を振り返って、AXIES2022 年次大会論文集、2022 年. https://axies.jp/_files/conf/conf2022/paper/13PM1D-5.pdf
- [5] NVIDIA, NVIDIA Grace Hopper Superchip アーキテクチャ徹底解説, <https://developer.nvidia.com/ja-jp/blog/nvidia-grace-hopper-superchip-architecture-in-depth/>
- [6] 塙 敏博ほか、GH200 の予備性能評価、情報処理学会技術報告, Vol. 2024-HPC-195, No. 4, pp. 1–11, 2024 年.
- [7] 三木 洋平, 塙 敏博, GPU 向け指示文統合マクロの実装, 情報処理学会技術報告, 2024-HPC-195, No. 2, pp. 1–11, 2024 年.
- [8] 中張 遼太郎ほか、次期システム導入に向けた GPU へのプログラム移行支援の取組、AXIES2023、2023 年. https://axies.jp/_files/conf/conf2023/paper/13PM1C-4.pdf
- [9] NVIDIA, NVIDIA Grace Hopper Superchip Architecture Whitepaper, <https://>

`resources.nvidia.com/en-us-grace-cpu/
nvidia-grace-hopper?ncid=no-ncid`

- [10] Shinji Sumimoto et al., a System-Wide Communication to Couple Multiple MPI Programs for Heterogeneous Computing, 23rd International Conference on Parallel and Distributed Computing, Applications and Technologies (PDCAT'22), Dec. 2022.
- [11] NVIDIA, ENROOT: A simple, yet powerful tool to turn traditional container/OS images into unprivileged sandboxes <https://github.com/NVIDIA/enroot>
- [12] Open OnDemand, <https://openondemand.org>
- [13] Miyabi スーパーコンピュータシステム , <https://www.cc.u-tokyo.ac.jp/supercomputer/miyabi/service/>
- [14] 筑波大学計算科学研究センター, 一般利用, <https://www.ccs.tsukuba.ac.jp/kyodoriyou/ippan/>
- [15] 東京大学情報基盤センタースーパーコンピューティング研究部門, 利用案内 (一般利用), <https://www.cc.u-tokyo.ac.jp/guide/application/>
- [16] 東京大学情報基盤センタースーパーコンピューティング研究部門, 利用案内 (教育利用), <https://www.cc.u-tokyo.ac.jp/guide/education/>